

CLIPPEDIMAGE= JP404006841A

PAT-NO: JP404006841A

DOCUMENT-IDENTIFIER: JP 04006841 A

TITLE: MOUNTING STRUCTURE OF SEMICONDUCTOR DEVICE

PUBN-DATE: January 10, 1992

INVENTOR-INFORMATION:

NAME

SAITO, HIROSHI

TAKAMI, SHIGENARI

HASHIZUME, JIRO

ASSIGNEE-INFORMATION:

NAME

MATSUSHITA ELECTRIC WORKS LTD

COUNTRY

N/A

APPL-NO: JP02108113

APPL-DATE: April 24, 1990

INT-CL (IPC): H01L021/60

US-CL-CURRENT: 438/FOR.343,29/879 , 361/767 , 438/614

ABSTRACT:

PURPOSE: To obtain a mounting structure which is resistant to thermal stress, in which the contact resistance at a bonding part is low and whose conductivity is good by a method wherein a semiconductor device having a pad is mounted, by a face bonding operation, on a semiconductor-device mounting substrate having an electrode bump which is constituted of an elastic and conductive member and which is covered with a metal-plated layer.

CONSTITUTION: At a mounting structure for semiconductor use, a semiconductor device 4 having pads 5 is mounted, by a face bonding operation, on a

semiconductor-device mounting substrate 1 having electrode bumps 9. At the mounting structure, the electrode bumps 9 are constituted of an elastic and conductive member and are covered with a plated layer 10 by a metal member whose conductivity is high; the size of the electrode bumps 9 is made smaller than that of the pads of the semiconductor device 4; the electrode pads 9 are pressure-bonded to the pads 5 of the semiconductor device 4 so as to be electrically connected. For example, electrode bumps 9 are formed of a conductive rubber, an elastic and conductive resin or the like; a thin-film plated layer 10 whose conductivity is high such as Au, Cu, an In alloy or the like is formed on their surface. A resin 11 is used as a pressure-bonding means.

COPYRIGHT: (C)1992, JPO&Japio

⑫ 公開特許公報 (A) 平4-6841

⑬ Int. Cl. 5
H 01 L 21/60識別記号 庁内整理番号
311 S 6918-4M

⑭ 公開 平成4年(1992)1月10日

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 半導体装置の実装構造

⑯ 特願 平2-108113

⑰ 出願 平2(1990)4月24日

⑮ 発明者	齊藤 宏	大阪府門真市大字門真1048番地	松下電工株式会社内
⑮ 発明者	高見茂成	大阪府門真市大字門真1048番地	松下電工株式会社内
⑮ 発明者	橋爪二郎	大阪府門真市大字門真1048番地	松下電工株式会社内
⑮ 出願人	松下電工株式会社	大阪府門真市大字門真1048番地	
⑮ 代理人	弁理士 佐藤 成示	外1名	

明細書

1. 発明の名称

半導体装置の実装構造

2. 特許請求の範囲

(1) バッドを有する半導体装置を、電極バンプを有する半導体装置実装基板に、フェースポンディングにより実装する半導体装置の実装構造であって、前記電極バンプが弾性を有する導電性部材により構成されると共に、高導電率を有する金属部材によるメッキ層で覆われ、かつ、該電極バンプの大きさが前記半導体装置のバッドより小さく、前記電極バンプと前記半導体装置のバッドを圧接することにより電気的接続が採られる特徴とする半導体装置の実装構造。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、フェースポンディングされる半導体装置の実装構造に関するものである。

〔従来の技術〕

第7図は、従来の半導体装置がフェースポンデ

ィングにより半導体装置実装基板に搭載された実装例を示すもので、半導体装置実装基板1の基板2はプラスチック系部材により形成され、その上に導体リード3が設けられている。この導体リード3が、半導体装置4に設けられたアルミバッド5と導電性ゴム6により接着されて電気的な接続が採られたものである。

第8図は、従来の半導体装置がフェースポンディングにより半導体装置実装基板に搭載された別の実装例を示すもので、前記従来例と同様に半導体装置実装基板1の基板2はプラスチック系部材により形成され、その上に導体リード3が設けられている。一方、半導体装置4は突起状電極バンプ7が形成された、いわゆるフリップチップで、この電極バンプ7を前記導体リード3上に半田8により接合して電気的な接続が採られたものである。

〔発明が解決しようとする課題〕

ところで、第7図に示す従来の実装構造においては、半導体装置実装基板1の基板2と半導体装

置4の熱膨張率の差により熱的なストレス生じ、このストレスが接合部に加わると導電性ゴム6が半導体装置4のアルミパッド5からはがれ易く、また、接合部の接触抵抗が大きいためにそれらの間の導電性が非常に悪く電圧降下を生じ、高速な信号伝達を必要とする半導体装置4を搭載できないという問題点があった。

また、第8図に示す従来の別の実装構造においては、半導体装置実装基板1の導電性リード3と半導体装置4のアルミパッド5が半田8により密着して固定されているため、それらの熱膨張率の差により熱的なストレスが加わると接合部が疲労し、クラックが生じたり断線したりするという問題点があった。

本発明は、前記背景に鑑みてなされたものであり、その目的とするところは、熱的なストレスに強くかつ、接合部の接触抵抗が低く導電性の良い半導体装置の実装構造を提供することにある。

(課題を解決するための手段)

上記課題を解決するため本発明は、パッド5を

パッド5の接触点が移動して応力を吸収するという応力に対するコンプライアンス（応力吸収性）を持つ。なお、この時電極バンプ9とアルミパッド5は圧接接続されているため、それらの間には互いに吸引する方向の力が常時存在し、電気的導通は常時確保されている。また、電極バンプ9の表面は、高導電率を有する金属部材によるメッキ層10で覆われているため、メッキ層10にも電流が流れ、アルミパッド5との間の接触抵抗は低くなり、導電性が極めて良くなる。

(実施例)

第1図乃至第4図は、本発明の第1の実施例を示すもので、前記第1の従来例と異なる点は、電極バンプ9と該電極バンプ9とアルミパッド5を圧接するための圧接手段としての樹脂11であり、以下異なる点について詳述する。

電極バンプ9は、半導体装置実装基板1の導体リード3上に設けられ、導電性ゴムや弾性を有する導電性樹脂等により形成され、その表面には、例えばAu,Cu,In合金等の高導電率を有する薄膜の

有する半導体装置4を、電極バンプ9を有する半導体装置実装基板1にフェースポンディングにより実装する半導体装置4の実装構造であって、前記電極バンプ9が、弾性を有する導電性部材により構成されると共に、高導電率を有する、例えばAu,Cu,In合金等の金属部材によるメッキ層10で覆われ、かつ、該電極バンプ9の大きさが、前記半導体装置4のパッド5より小さく、前記電極バンプ9と前記半導体装置4のパッド5を、圧接することにより電気的接続が採られることを特徴とするものである。

(作用)

上記のように本発明の実装構造においては、半導体装置4を半導体装置実装基板1にフェースポンディングして、アルミパッド5と電極バンプ9を圧接接続しているため、熱的なストレスを加えても、そのストレスが比較的小さい場合には、電極バンプ9の弾性により電極バンプ9が変形して応力を吸収し、ストレスが大きい場合には電極バンプ9の弾性に加えて、電極バンプ9とアルミバ

ップ5の接触点が移動して応力を吸収するという応力に対するコンプライアンス（応力吸収性）を持つ。なお、この時電極バンプ9とアルミパッド5は圧接接続されているため、それらの間には互いに吸引する方向の力が常時存在し、電気的導通は常時確保されている。また、電極バンプ9の表面は、高導電率を有する金属部材によるメッキ層10で覆われているため、メッキ層10にも電流が流れ、アルミパッド5との間の接触抵抗は低くなり、導電性が極めて良くなる。

圧接手段である樹脂11は、半導体装置4と実装基板1の間で、アルミパッド5と電極バンプ9の間の部分を除いて充填され、この硬化時の収縮を利用して電極バンプ9とアルミパッド5を吸引し圧接接続させて半導体装置4を実装させるように構成したものである。

第2図は、本実施例の実装基板1の製造方法を示すもので、先ず、基板2上に設けた導体リード3の先端に導電性ゴムによる突起部9aをスクリーン印刷又は滴下等により形成する（同図(a)参照）。ここで導電性ゴムは例えばシリコン系のような接着性のあるものを用い、導電性を持たせるためにAu,Cu,Ag,Ni等を混入したものを使用する。次に、突起部9aを除いてマスキングテープ12

等でマスキングを行い(同図(b)参照)、Au,Cu,In合金等の電解メッキにより突起部9aに薄膜のメッキ層10を形成し(同図(c)参照)、その後、マスキングテープ12を剥がすことにより製造される(同図(d)参照)。

このような実装構造によれば、半導体装置4を半導体装置実装基板1にフェースポンディングして、アルミパッド5と電極バンプ9を圧接接続しているため、熱的なストレスを加えても、そのストレスが比較的小さい場合には、第3図に示すように電極バンプ9の弾性により電極バンプ9が変形して応力を吸収し、ストレスが大きい場合には、第4図に示すように電極バンプ9の弾性に加えて、電気的導通を保ったままで電極バンプ9とアルミパッド5の接触点が、移動量Wだけ移動して応力を吸収するという応力に対するコンプライアンス(応力吸収性)を持ち、熱によるストレスに非常に強い。また、電極バンプ9の表面は、高導電率を有する金属部材によるメッキ層10で覆われているため、メッキ層10にも電流が流れ、ア

ルミパッド5との間の接触抵抗は低くなり、導電性が極めて良くなり、高速な信号伝達を必要とする半導体装置4の搭載が可能となる。

第5図は本発明の第2の実施例を示すもので、前記第1の実施例と異なる点は、圧接手段としての樹脂11を半導体装置4を覆うように充填したことであり、本実施例においても前記第1の実施例と同様の効果を奏する。

第6図は本発明の第3の実施例を示すもので、前記第1の実施例と異なる点は、圧接手段としての板バネ11を用いた点である。この板バネ11は半導体装置4と半導体実装基板1を挟み込む形で設けられ、電極バンプ9とアルミパッド5を圧接接続するものである。このように構成しても、前記第1の実施例と同様の効果を奏する。

なお、本実施例において圧接手段11は板バネに限らず、半導体装置4と半導体実装基板1の電極間に、それらを押し当てる方向の力を加えるどのような圧接具であっても良く、また、前記各実施例において電極バンプ9は円柱状に限って説明

を行ったが、本発明はこれに限らず、球状や角柱状のようなどのようなものであっても良いことは勿論である。

(発明の効果)

本発明の実装構造によれば、半導体装置を半導体装置実装基板にフェースポンディングして、半導体装置のアルミパッドと実装基板の電極バンプを圧接接続しているため、熱的なストレスを加えても、そのストレスが比較的小さい場合には、電極バンプの弾性により電極バンプが変形して応力を吸収し、ストレスが大きい場合には、電極バンプの弾性に加えて、電気的導通を保ったままで電極バンプとアルミパッドの接触点が移動して応力を吸収するという応力に対するコンプライアンス(応力吸収性)を持ち、熱によるストレスに非常に強い。また、電極バンプの表面は、高導電率を有する金属部材によるメッキ層で覆われているため、メッキ層にも電流が流れ、アルミパッドとの間の接触抵抗は低くなり、導電性が極めて良くなり、高速な信号伝達を必要とする半導体装置4の

搭載が可能となる。

4. 図面の簡単な説明

第1図は本発明の第1の実施例を示す一部断面側面図、第2図(a)～(d)は同上の製造方法を示す一部断面側面図、第3図は同上の熱による応力が小さい場合の一部断面側面図、第4図は同上の熱による応力が大きい場合の一部断面側面図、第5図は本発明の第2の実施例を示す一部断面側面図、第6図は本発明の第3の実施例を示す一部断面側面図、第7図は半導体装置の従来の実装構造を示す一部断面側面図、第8図は従来の別の実装構造を示す一部断面側面図である。

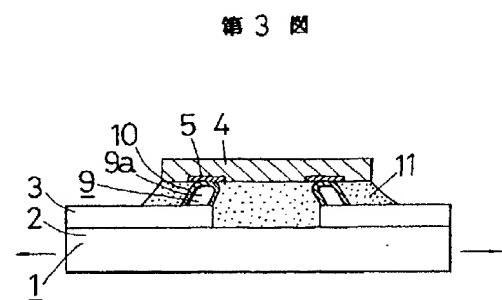
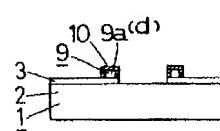
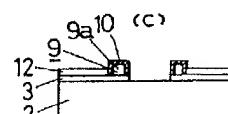
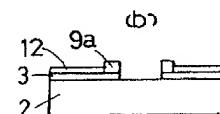
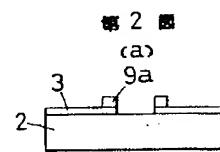
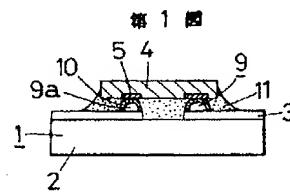
1…半導体装置実装基板

4…半導体装置 5…パッド

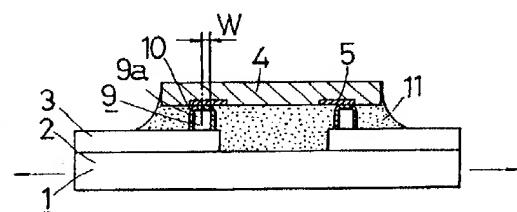
9…電極バンプ 10…メッキ層

出願人 松下電工株式会社

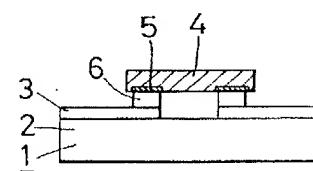
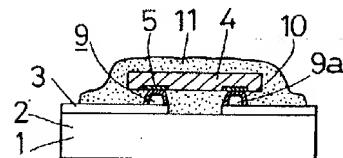
代理人 弁理士 竹元敏丸(ほか2名)



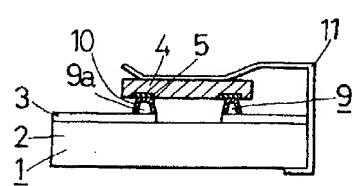
第4図



第5図



第6図



第8図

